

초전도 기반 양자컴퓨팅을 위한 극저온 저잡음증폭기

장웅주, 장태환*

한양대학교 서울대학원 전자공학과, *한양대학교 ERICA 전자공학부

cwj174@hanyang.ac.kr, *hundredwin@hanyang.ac.kr

Cryogenic Low Noise Amplifier for Superconducting Quantum Computing

Chang Woong Joo, Jang Tae Hwan*

Hanyang Univ., *Hanyang Univ. ERICA

요약

본 논문은 삼성 28 nm CMOS 공정을 기반으로 설계된 초전도 양자컴퓨팅 시스템용 극저온 저잡음증폭기(LNA)를 제안한다. 극저온에서 안정적으로 동작하는 LNA 설계를 위해서 상온-극저온 간의 온도 변화에 따른 이득 개형 변동 원인을 분석한다. 특히 극저온에서 금속 전기 전도도가 약 5배 증가함에 따라 기존 LNA의 이득 응답이 상온 대비 달라지는 현상에 주목하여, 인덕터 Q 값 변화가 이득 특성에 미치는 영향을 Q가 높은 인덕터와 낮은 인덕터 비교를 통해 규명한다. 이를 바탕으로 온도 변화에 따르는 금속 전기 전도도 변화에도 안정적인 이득 개형을 유지하는 극저온 LNA 구조를 제시한다. 제안된 LNA는 금속 전기 전도도 5배 가정 시뮬레이션에서 이득 36.7 dB, 동작 대역 3.5 - 10 GHz, 잡음지수 1.8 dB, 소비전력 19.6 mW의 성능을 보인다.

I. 서론

최근 Google의 105-큐비트 “Willow” 프로세서 [1]를 비롯한 초전도 기반 양자컴퓨팅 기술의 발전이 가속화되고 있다. 그러나 현 양자컴퓨팅 시스템은 모듈화된 상용 계측기들을 통해 구현되고 있기에 배선 이슈, 잡음 이슈, 비용 이슈 등의 문제들로 인하여 큐비트 증가에 있어서 한계가 있다. 이를 해결하기 위하여 극저온에서 양자상태 제어 및 판독하는 RF 시스템이 냉동고에 집적될 필요성이 강조되고 있다. RF 모듈의 핵심 구성요소는 저잡음증폭기(LNA)로, 매우 미약한 신호를 낮은 잡음지수(NF)로 증폭하여 정밀한 제어 및 판독 성능을 좌우한다. 이에 따라 다양한 극저온 LNA가 보고되었다 [2] - [3]. 양자컴퓨팅 시스템에서 LNA의 이득 평탄도는 고 충실도 큐비트 판독을 위한 핵심 요구사항이다. 그러나 극저온 환경에서 평탄한 이득을 구현하는 것은 특히 어렵다. 극저온에서는 금속 전기 전도도가 상온 대비 약 5배 증가하며 [4], 이때 이득 개형이 전도도 값에 민감하게 의존하므로 시뮬레이션 기반의 정확한 예측이 어려워진다. 기존에 보고된 다수의 극저온 LNA [2] - [3]는 극저온에서 일관된 이득 평탄도를 유지하지 못하거나, 전도도 및 트랜지스터 증가로 인해 발진 문제가 발생하기도 한다. 이는 증폭기가 상온과 극저온 조건에서 교차 운용되어야 하는 경우 더욱 심각한 문제가 된다. 본 논문은 상온 및 4 K 환경에서 전도도 변화에 강인한 LNA 설계를 위해 높은 Q의 인덕터가 왜 필요한지를 상세히 설명하고, 온도 변화에 대해서도 일관된 동작 특성을 갖는 광대역 LNA를 제안한다. 제안한 LNA는 이득 36.7 dB, 동작 대역 3.5 - 10 GHz, 잡음지수 1.8 dB, 소비전력 19.6 mW의 성능을 보인다.

II. 본론

1) LNA 설계

제안한 LNA는 초전도 기반 양자컴퓨팅 시스템에서 사용되는 RF 모듈에 집적되도록, 극저온 조건에서 동작하도록 설계되었다. 그림. 1은 제안한 3단 공통소스(CS) LNA의 회로도를 나타낸다. 극저온 동작 환경에서는 냉각 시스템의 열 부하를 줄이기 위해 LNA의 소비전력을 최소화해야 하므로, 채널 폭이 작은 트랜지스터를 사용하는 것이 요구된다. 이러한 전

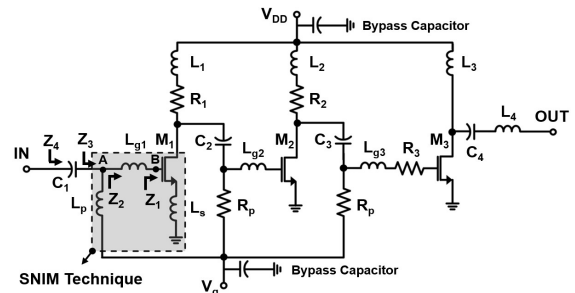


그림. 1. 제안된 LNA 회로도

력 제약 하에서 본 설계의 목표는 낮은 잡음지수(NF)를 유지하면서 이득을 최대화하는 것이다. 고이득과 저잡음을 동시에 달성하기 위해 동시 잡음 및 입력 정합(SNIM, Simultaneous Noise and Input Matching) 기법을 적용하였다. L_s 를 추가함으로써 Z_{opt} 와 Z_{in} 이 복소켈레 관계를 이루어 50 Ω 동시 정합이 가능하도록 한다. 또한 입력 정합의 어려움을 해결하기 위해, 기존의 큰 게이트 바이어스 저항 대신 L_p 를 사용하였다. L_p 는 RF 초크이면서 동시에 입력 정합을 도와주는 병렬 인덕터로서 역할을 수행한다. 저항 R_1 , R_2 , R_3 는 극저온 조건에서 발생할 수 있는 잠재적 발진을 억제하기 위해 삽입되었다. 이러한 저항들은 일부 이득 감소를 유발할 수 있으나, 안정적인 동작을 보장하기 위하여 의도적으로 추가되었다.

2) 온도 변화에 따르는 인덕터 Q-팩터 변화가 LNA 이득 개형에 미치는 영향

극저온에서는 포논 산란이 줄어 금속 전기 전도도가 크게 증가하며, 그 결과 인덕터 Q가 개선되어 LNA 이득 개형에 영향을 준다. 하지만 공정/금속/박막 특성 및 파운드리별 편차와 제한된 극저온 측정 데이터 때문에 4 K에서 전도도가 RT 대비 얼마나 증가하는지(예: $\times 5$, $\times 10$)를 정확히 예측하기 어렵다. 따라서 전도도 증가가 불확실하더라도 목표 대역에서 이득 평탄도를 유지하는 강인한 설계가 필요하다. 그림. 2는 두 종류의 인덕터를 사용하여 LNA를 설계하였을 때의 S_{21} 시뮬레이션(전도도 $\times 1/\times 5/\times 10$ 가정) 결과를 보여준다. 인덕터 하부에 그라운드가 있는 구조는 전도도가 낮을 때 고주파에서 Q 저하 및 기생 손실 증가로 인해 이득

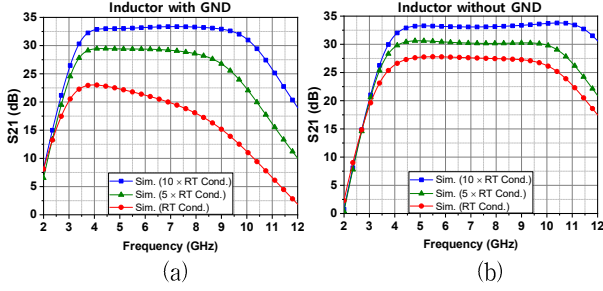


그림. 2. S_{21} 의 시뮬레이션 결과. (a) 인덕터 밑에 그라운드 존재할 때와 (b) 존재하지 않을 때의 S_{21} .

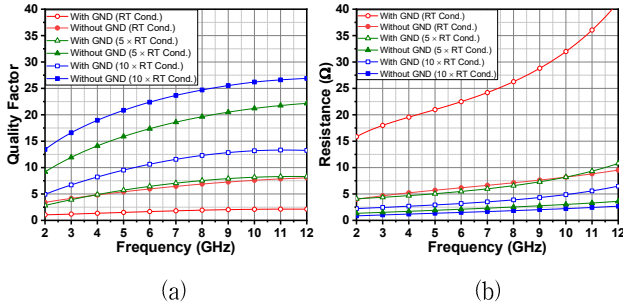


그림. 3. 전기 전도도 변화에 따르는 인덕터 특성 변화. (a) Q-팩터 변화, (b) 기생 저항 변화.

개형이 크게 왜곡되었다. 반면 그라운드가 없는 인덕터를 사용하면 전도도 수준이 달라져도 전 대역에서 이득 개형이 훨씬 평탄하고 안정적으로 유지되어 전도도 변동에 대한 강인성이 확인되었다.

원인 분석을 위해 그림. 3과 같이 상온과 전도도 5배일 때 인덕터 Q와 저항을 비교한 결과, 그라운드가 있는 인덕터는 Q가 1.7에서 10.6 (4-8 GHz)로 크게 변하고 저항도 22 Ω에서 3.2 Ω로 변화폭이 컸다. 반면 그라운드가 없는 인덕터는 Q가 6.2에서 22.4로 변화되 상대 변화폭이 더 작고, 저항도 6.17 Ω에서 1.51 Ω로 변화하였다. 이는 상온에서 이미 기생 저항이 낮아 Q값이 이미 상한에 도달해 있기에 온도 변화에 따르는 변화율이 줄어들었다고 분석된다. 따라서 본 연구의 극저온 LNA는 그라운드가 없는 인덕터를 적용해, 극저온 전도도 변화가 불확실하더라도 안정적인 이득 개형을 확보하도록 설계하였다.

3) 시뮬레이션 결과

그림. 4에서 보이듯이 제안된 LNA의 칩 면적은 0.78 mm * 0.56 mm이다. 그림. 5는 S-파라미터와 NF의 시뮬레이션 결과를 보여준다. 극저온 조건(파란색)은 상온 조건(빨간색) 대비 전반적으로 4dB 더 높은 S_{21} 을 보이며, 동작 대역(약 3.5 - 10 GHz)에서 최대 약 36 - 37 dB 수준의 이득이 형성되고 대역 내 이득 개형이 평탄하게 유지된다. 입력/출력 반사계수 또한 상온과 유사한 개형을 유지함을 확인할 수 있다. 또한 잡음지수 시뮬레이션 결과, 극저온에서 약 1.8 dB 수준의 NF가 상온에서도 유사한 NF(약 2.6 - 2.8 dB)가 나타나면서 극저온 환경에서의 잡음 성능 개선이 확인된다.

III. 결론

본 논문에서는 양자컴퓨팅 응용을 목표로 삼성 28 nm CMOS 공정을 이용하여 4 K에서 동작하는 LNA를 설계 및 구현하였다. 극저온에서 금속 전기전도도 변화가 불확실하게 발생하더라도 안정적인 성능을 확보하기 위해, 전도도 변화에 따른 Q-팩터 민감도를 낮추고 이득 개형 왜곡을 최소화할 수 있는 그라운드가 없는 인덕터를 적용하였다. 제안한 구조는 극저온 CMOS LNA에서 요구되는 광대역성과 이득 평탄도 확보

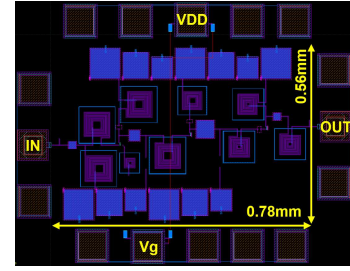
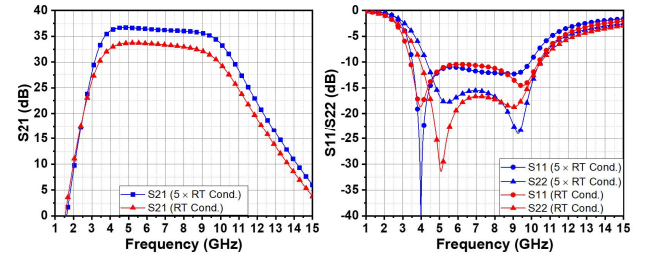
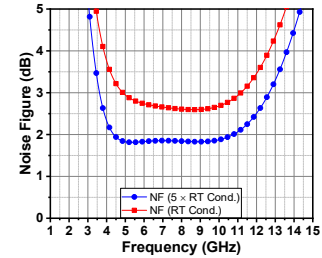


그림. 4. 제안된 LNA 레이아웃.



(a) (b)



(c)

그림. 5. 제안된 LNA 시뮬레이션 결과. (a) S_{21} , (b) S_{11}/S_{22} 그리고 NF.

에 유리하여, 확장형 초전도 양자 시스템의 큐비트 제어 및 관측용 RF 시스템에 적합하다.

ACKNOWLEDGMENT

The EDA Tool was supported by the IC Design Education Center.

참 고 문 헌

- [1] Google Quantum AI and Collaborators, "Quantum error correction below the surface code threshold," Nat., vol. 638, pp. 920 - 926, Feb. 2025.
- [2] Y. Peng, A. Ruffino and E. Charbon, "A Cryogenic Broadband Sub-1-dB NF CMOS Low Noise Amplifier for Quantum Applications," IEEE J. Solid-State Circuits, vol. 56, no. 7, pp. 2040-2053, Jul. 2021.
- [3] T. -S. Yang, I. -H. Chen and L. -H. Lu, "A Cryogenic 2.9-8.6-GHz LNA With Bandwidth Extension Technique for Quantum Applications," IEEE Microw. Wireless Technol. Lett., vol. 34, no. 12, pp. 1363-1366, Dec. 2024.
- [4] B. Patra, M. Mehrpoo, A. Ruffino, F. Sebastiano, E. Charbon and M. Babaie, "Characterization and Analysis of On-Chip Microwave Passive Components at Cryogenic Temperatures," IEEE J. Electron Devices Soc., vol. 8, pp. 448-456, 2020.