

고전력 GaN HEMT 증폭기 설계를 위한 선택적 입력 임피던스 사전 정합

박지수, 박윤식*, 김동수*, 구현철

건국대학교 전자정보통신공학과, *한국전자기술연구원 ICT Device & Packaging 연구센터

kumbu3, hcku@konkuk.ac.kr, *yun7098, kimds@keti.re.kr

Selective Input-Side Pre-Matching for High-Power GaN HEMT Amplifier Design

Jisu Park, Yunsik Park*, Dongsu Kim*, Hyuncul Ku

Dept. Electronics, Information and Communication Engineering, Konkuk Univ.

*ICT Device & Packaging Research Center, Korea Electronics Technology Institute

요 약

본 논문에서는 GaN HEMT 기반 고출력 전력증폭기 설계 시, 트랜지스터의 낮은 최적 입력 임피던스로 인해 발생하는 외부 매칭 회로의 복잡도와 시스템 안정성 저하 문제를 해결하기 위해, 패키지 내부에 단층 커패시터 및 본딩 와이어를 이용한 선택적 입력 사전 정합 구조를 제안하였다. 제안된 사전 정합 구조는 트랜지스터의 최적 입력 임피던스를 외부 매칭이 용이한 수준으로 상승시켜 설계의 효율성과 안정성을 개선하였다. 2.4 - 2.5 GHz 대역에서 동작하는 350-W급 전력증폭기를 제작하고 펄스 모드(20 ms 펄스 주기, 300 μ s 펄스폭)에서 측정한 결과, 15.14 - 16.2 dB의 전력이득과 55.35 - 56 dBm의 포화 출력, 68.75 - 70.4 %의 최대 드레인 효율을 달성하여 제안한 선택적 입력 임피던스 사전 정합 기법의 유효성을 검증하였다.

I. 서 론

최근 무선 통신, 레이더 시스템, 플라스마 구동 등 다양한 고주파 응용 분야에서 고출력 전력증폭기의 수요가 증가하고 있다. 특히 GaN HEMT 소자는 고전력, 고효율, 고주파 특성을 동시에 만족시킬 수 있는 특성으로 인해 고출력 RF 전력증폭기 설계에 있어 핵심 소자로 각광받고 있다. 그러나 고전력 GaN HEMT 소자에서는 게이트-소스 커패시턴스(C_{gs})가 크기 때문에 최적 입력 임피던스가 매우 작아지는 것을 볼 수 있다.[1, 2] 이러한 낮은 임피던스는 외부 매칭 회로의 복잡도를 증가시키고 전체 시스템 안정성에 영향을 줄 수 있다. 이러한 문제를 해결하기 위해, 최근에는 트랜지스터 패키지 내부에 정합 회로를 일부 구현하여 입력 임피던스를 보다 높은 값으로 상승시키는 사전 정합 기술이 연구되고 있다.[3, 4]

II. 본론

본 논문에서는 Wavice 사에서 개발된 0.4 μ m GaN HEMT 소자를 사용하여 2.4-2.5 GHz 대역에서 동작하는 선택적 입력 임피던스 사전 정합 트랜지스터를 설계하고 고출력 전력증폭기를 제작하여 시험한 결과를 제시한다.

일반적으로 고출력 GaN HEMT 소자는 기생 커패시턴스의 영향으로 인해 임출력 양단에서 모두 낮은 최적 임피던스를 갖는다. 특히, [1]에서 확인할 수 있듯이 입력 단의 최적 임피던스는 출력 단에 비해 더욱 낮은 경향을 보인다. 본 연구에서는 제한된 패키지 내부 공간에 사전 정합 회로를 효율적으로 구현하기 위하여, 입력 단에 단층 커패시터와 본딩 와이어를 직렬 연결한 선택적 사전 정합 기법을 적용하였다.

그림 1은 제작된 사전 정합 GaN HEMT와 이를 활용하여 제작된 전력증폭기를 보여준다. GaN HEMT 소자의 입력 임피던스 사전 정합을 위하여 각각 21 pF, 6.5 pF의 단층 커패시터를 직렬로 연결하였다.

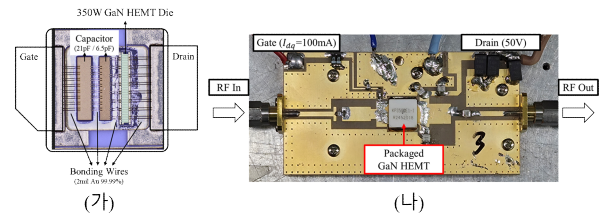


그림 1. 제작된 (가) 사전 정합 GaN HEMT (나) 고출력 전력증폭기

그림 2는 de-embedding 된 입력 임피던스를 보여준다. 트랜지스터 단 최적 입력 임피던스는 0.96-1.8j Ω 으로 [1]에서 제작된 전력증폭기와 같이 매우 작은 최적 입력 임피던스를 보이지만 패키지 내부에 삽입된 단층 커패시터 및 본딩 와이어에 의해 사전 정합이 수행됨에 따라, 패키지 단에서의 입력 임피던스는 3.76+3.3j Ω 으로 상승한 것을 확인할 수 있다. 출력 임피던스는 앞서 기술한 바와 같이 4.92-5.9j Ω 의 값을 가지며, 패키지 내부에서 별도의 사전 정합이 이루어지지 않았음에도 입력 임피던스에 비해 상대적으로 높은 값을 보인다.

표 1은 그림 2 (가)의 사전 정합 등가회로의 각 인덕턴스, 커패시턴스 값을 보여주며 해당 값은 Cadence AWR MWO 툴을 활용하여 추출되었다.

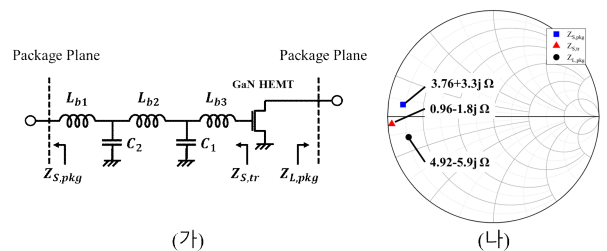


그림 2. (가) 사전 정합 등가회로, (나) 패키지 단 임출력 임피던스와 사전 정합 등가회로 de-embedding 입력 임피던스

표 1. pre-matching 등가회로 파라미터

파라미터	값
L_{b1}	0.142 nH
L_{b2}	0.045 nH
L_{b3}	0.057 nH
C_1	6.5 pF
C_2	21 pF

참 고 문 헌

- [1] Kwon Ho-Sang, Choi Gil-Wong, Lee Sang-Min, Kim Dong-Wook. S-Band 300-W GaN HEMT Internally Matched Power Amplifier. J. Korean Inst. Electromagn. Eng. Sci. 2020;31(1):43-50..
- [2] K. Nakatani and T. Ishizaki, "A 2.4 GHz-Band 100 W GaN-HEMT High-Efficiency Power Amplifier for Microwave Heating," Journal of electromagnetic engineering and science, vol. 15, no. 2. Korean Institute of Electromagnetic Engineering and Science, pp. 82 - 88, April 2015.
- [3] Lee, W., Lee, H., Kang, H., Lim, W., Han, J., Hwang, K.C., Lee, K.-Y. and Yang, Y. (2018), X-band two-stage Doherty power amplifier based on pre-matched GaN-HEMTs. IET Microw. Antennas Propag., 12: 179-184.
- [4] Lee M-P, Kim S, Hong S-J, Kim D-W. Compact 20-W GaN Internally Matched Power Amplifier for 2.5 GHz to 6 GHz Jammer Systems. Micromachines. 2020; 11(4):375

그림 3은 제작된 전력증폭기에서 얻은 측정 결과를 보여준다. 제작된 전력증폭기는 20 ms의 펄스 주기와 300 μ s의 펄스폭을 가진 펄스모드로 측정되었으며, 출력 전력은 2.4~2.5 GHz 주파수 범위에서 55.35 dBm을 초과하였고 최대 드레인 효율은 전체 동작 주파수에서 68.7~70.7 %를 달성하였다.

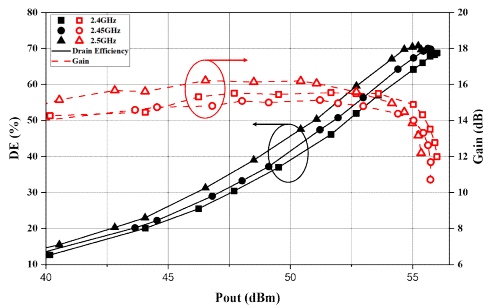


그림 3. 제작된 전력증폭기 드레인 효율 및 전력 이득

표 2는 본 논문에서 Wavice 사 0.4 μ m GaN HEMT 공정으로 제작된 전력증폭기와 동일 공정으로 기존 제작된 고출력 전력증폭기의 측정 결과 비교를 보여준다. 제안된 전력증폭기는 더 높은 포화 출력 전력 영역에서 우수한 효율과 전력 이득을 나타내며, 선택적 입력단 사전 정합 기법이 고출력 전력증폭기 설계에 효과적으로 기여함을 보여준다.

표 2. 제작된 전력증폭기와 기존 발표된 전력증폭기의 측정 결과 비교
(* : 전력 부가 효율, $\circ$: 드레인 효율)

파라미터	[1]	This work
공정	Wavice 0.4 μ m GaN HEMT	
주파수 [GHz]	2.9~3.5	2.4~2.5
포화 출력[W]	295~336	342~398
효율 [%]	* 46.9~58.5	$\circ$ 68.7~70.4
전력 이득 [dB]	9.7~10.2	15.1~16.2
내부 정합	Fully internal	Selective Input-side

III. 결론

본 논문에서는 고출력 GaN HEMT 트랜지스터에서 패키지 내부 선택적 사전 정합이 최적 입력 임피던스를 외부 매칭 회로 구현에 유리한 값으로 높일 수 있음을 보였고 이를 바탕으로 고출력 전력증폭기를 제작하여 해당 소자의 성능을 검증하였다.

ACKNOWLEDGMENT

This work was supported in part by Institute of Information & communications Technology Planning & Evaluation(IITP) grant funded by the Korea government(MSIP)(No.RS-2024-00340504)