

CMOS 40nm 공정용 SPI 제어 통신 회로 설계 및 측정

장승현¹, 황정환¹, 공선우², 왕승훈², 박봉혁², 이희동²,

¹ 한국전자통신연구원 전파연구본부 RF 기술연구실

² 한국전자통신연구원 위성통신연구본부 위성탑재체연구실

damduk@etri.re.kr

Design and Measurement of SPI Control Communication Circuit in CMOS 40nm Process

Seunghyun Jang, Jung-Hwan Hwang, Sunwoo Kong, Seunghoon Wang, Bonghyuk Park, Hui-Dong Lee, ETRI, RF technology team

요 약

본 논문은 CMOS 40nm 공정을 이용한 고주파 빔포밍 칩 내부에 집적된 SPI 슬레이브 로직 및 인터페이스 전송기 회로를 설계하고 측정 결과를 제시한다. 설계된 회로는 0.9V 코어 전압과 3.3V의 외부 SPI IO 전압을 고려하여 레벨 컨버터와 버퍼를 포함하며, 빔포밍 제어를 위한 효율적인 레지스터 구성과 제어 방식을 제시하였다.

I. 서 론

최근 다양한 통신 환경에 적합한 다양한 송신기 구조 및 RF 전치단에 대한 연구가 활발하게 진행되고 있다 [1-4]. 하지만, 제한된 주파수 대역으로 인하여, 넓은 신호 대역폭을 만족하기 위하여 반송파 주파수는 6 GHz를 넘어서 mmWave 대역까지 확장되었으며, 이로 인하여 mmWave 빔포밍 및 전치단 회로에 대한 연구 개발이 활발하게 진행되고 있는 중이다 [5-14].

본 논문에서는 당 실에서 개발 중인 CMOS 40nm 공정을 사용한 고주파 빔포밍 칩 내부에 집적되는 SPI slave logic/interface (I/F) transceiver 회로의 설계 및 측정 결과를 기술한다.

II. 본론 및 결론

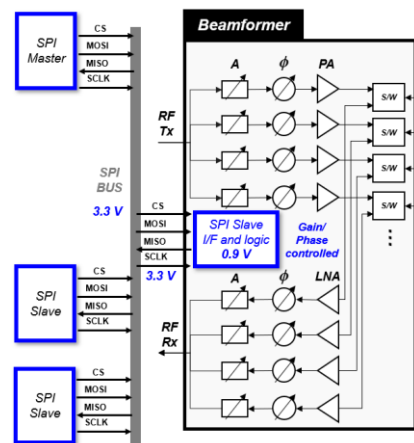
기본적으로 CMOS 40nm 공정의 코어 전압은 0.9V를 사용하며, 외부의 SPI IO 전압인 3.3V와 원활한 통신을 위하여, Level converter와 신호를 드라이빙하기 위한 버퍼들로 구성이 되어 있다. 설계된 SPI 통신 내 슬레이브 단에서의 송신부 MISO 회로를 그림 2에 나타냈다. 수신부 MOSI 회로의 경우, 잡음 성분에 의한 출력 레벨 변화를 없애기 위하여 수신 회로 첫 단은 Schmitt trigger 회로를 사용하였으며, 이후에 레벨-슈프터 회로가 연결되어 최종적으로 0.9V 레벨의 신호를 출력할 수 있게 하였다.

그림 3에 SPI logic 출력부 구성도를 나타냈다. 일반적인 SPI와 달리 빔포밍 회로를 제어하기 위해서는, 하나의 register를 제어할 때마다 바로 register 출력 값이 update되는 방식이 아닌, 여러 개의 register에다가 값을 모두 쓴 이후에, 외부의 제어 신호에 의해서 한 번에 여러 개의 register 값이 출력되는 구조를 취하게 하였다. 이런 출력 방식을 취함으로써, 빔포밍의 빔 제어 중간에 발생할 수 있는 비이상적 빔 패턴 형성을 방지할 수 있다. 이러한 동작을 위하여, 별도의

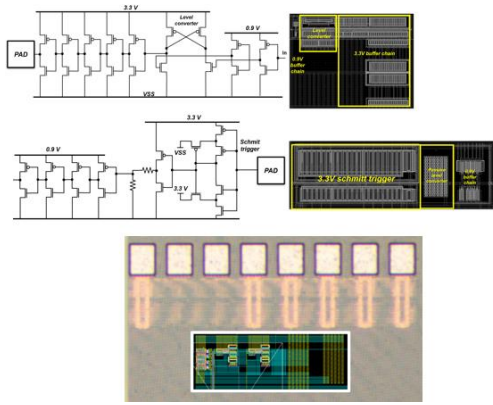
제어 신호를 사용하는 것이 1-bit의 DOEN 제어 비트를 레지스터 R255의 LSB에 할당하여, 이 비트가 0에서 1로 변할 때, 다른 모든 레지스터의 출력단에 존재하는 D-flipflop이 ENABLE되어 입력 제어 비트를 출력하는 동작을 한다.

빔포밍 채널 수가 증가할수록, 제어에 필요한 제어 비트 수는 기하급수적으로 증가하므로, SPI의 address의 비트 수를 8-bit으로 설정하였고, READ/WRITE 동작을 구분하는 제어 비트를 address와 data 사이에 위치하게 하였다. 그림 4의 SPI timing diagram에서 해당 동작을 나타냈다.

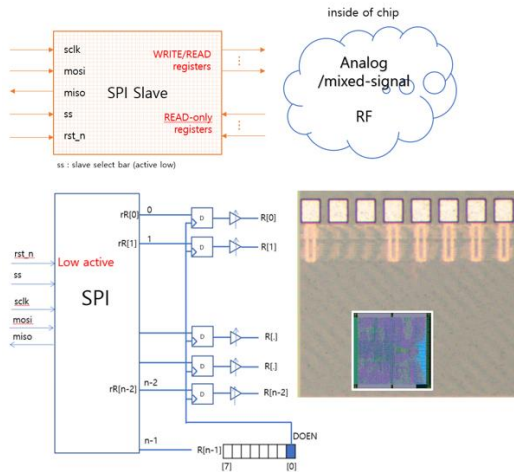
상기와 같이 설계된 SPI 회로는 CMOS 40nm 공정을 사용하여 제작되었으며, 그림 5에 도시된 바와 같이 제작된 칩의 파형이 설계된 바와 같이 동작함을 확인하였다.



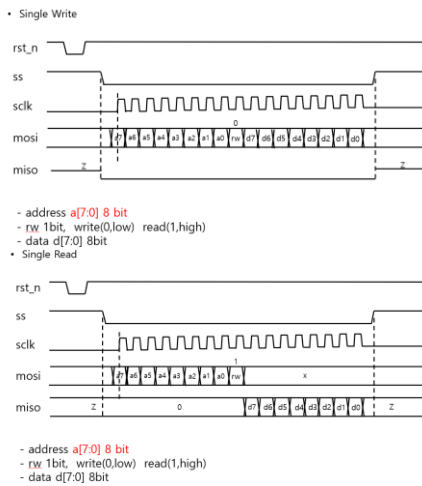
<그림 1> SPI 제어 통신 구조 다이어그램



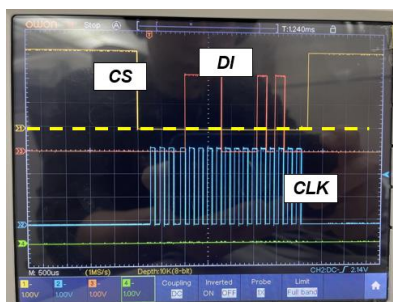
<그림 2> SPI I/F 회로, 레이아웃 및 칩 사진



<그림 3> SPI logic 입/출력 구성도 및 칩 사진



<그림 4> SPI timing diagram



<그림 5> SPI 측정 파형

ACKNOWLEDGMENT

This work was supported by Institute of Information & communications Technology Planning & Evaluation (IITP) grant funded by the Korea government (MSIT) (2021-0-00938, Development of THz RF core component)

참고 문헌

- Jang, Seunghyun, et al. "A 2.6-GHz partial-envelope delta-sigma-digitized carrier-bursting transmitter." *IEEE Microwave and Wireless Components Letters* 30.7 (2020): 697-700.
S. Jang, G. Jo, J. Jung, B. Park, S. Hong, "A digitized IF-over-fiber transmission based on low-pass delta-sigma modulation," *IEEE Photonics Technol. Lett.*, vol. 26, no. 24, pp.2484-2487,2014, DOI:[10.1109/LPT.2014.2361753](https://doi.org/10.1109/LPT.2014.2361753)
- S. Jang, et al., "Digital radio-over-fiber system with multi-pulse Manchester encoding-assisted delta-sigma modulation," *Opt. Express*, vol. 26, no. 7, pp. 8335-8349, 2017
B. Park, et al., "A high voltage swing dual-band bandpass modulator for mobile base-station," *IEEE Microwave and Wireless Components Letters*, 23(4), pp. 199-201, 2013.
- S. Jang, B. Park, S. Hong, K.S. Kim, K.C. Lee, "Delta-sigma-modulated IFoF transmission system assisted by a correlative-level encoding technique," *Optics express*, 26(23), pp.29916-29930, 2018. DOI: [10.1364/OE.26.029916](https://doi.org/10.1364/OE.26.029916)
- H. Lee, S. Jang and S. Hong, "A Hybrid Polar-LINC CMOS Power Amplifier With Transmission Line Transformer Combiner," in *IEEE Transactions on Microwave Theory and Techniques*, vol. 61, no. 3, pp. 1261-1271, March 2013.
- H. Jeong, H. D. Lee, B. Park, S. Jang, S. Kong and C. Park, "Three-Stacked CMOS Power Amplifier to Increase Output Power With Stability Enhancement for mm-Wave Beamforming Systems," in *IEEE Transactions on Microwave Theory and Techniques*, vol. 71, no. 6, pp. 2450-2464, June 2023, doi: 10.1109/TMTT.2022.3228539.
- B. Park, H. -D. Lee, S. Jang, S. Kong, S. Wang and S. -B. Hyun, "A 28GHz-band integrated GaAs Power Amplifier for 5G Mobile Communications," 2022 19th International SoC Design Conference (ISOC), Gangneung-si, Korea, Republic of, 2022, pp. 376-377, doi: 10.1109/ISOC56007.2022.10031407.
- S. Kong, H. -D. Lee, S. Jang, J. Park, K. -S. Kim and K. -C. Lee, "A 28-GHz CMOS LNA with Stability-Enhanced Gm-Boosting Technique Using Transformers," 2019 IEEE Radio Frequency Integrated Circuits Symposium (RFIC), Boston, MA, USA, 2019, pp. 7-10, doi: 10.1109/RFIC.2019.8701753.
- S. Jang, et al., "28 GHz 1.8 dB Insertion Loss SPDT Switch with 24 dB Isolation in 65 nm CMOS," in *European Microwave Conference (EuMC)*, paper 43-1, 2018.
- T. Kim, H. D. Lee, B. Park, S. Jang, S. Kong and C. Park, "Design of a K-Band High-Linearity Asymmetric SPDT CMOS Switch Using a Stacked Transistor," in *IEEE Microwave and Wireless Components Letters*, vol. 32, no. 12, pp. 1443-1446, Dec. 2022, doi: 10.1109/LMWC.2022.3192440.
- S. Jang, S. Kong, H. -D. Lee, J. Park, K. -S. Kim and B. Park, "A 28 GHz >30 dBm Output P1dB SPDT switch with integrated ESD protection in CMOS 65 nm," 2020 50th European Microwave Conference (EuMC), Utrecht, Netherlands, 2021, pp. 140-143, doi: 10.23919/EuMC48046.2021.9338227.
- J. Park, S. Lee, D. Lee and S. Hong, "9.8 A 28GHz 20.3%-Transmitter-Efficiency 1.5°-Phase-Error Beamforming Front-End IC with Embedded Switches and Dual-Vector Variable-Gain Phase Shifters," 2019 IEEE International Solid-State Circuits Conference - (ISSCC), 2019, pp. 176-178, doi: 10.1109/ISSCC.2019.8662512.
- Lee, Hui Dong, et al. "A miniaturized 28-GHz FEM using a 0.15- μm InGaAs/GaAs E-mode pHEMT process." 2019 14th European Microwave Integrated Circuits Conference (EuMIC). IEEE, 2019.
- S. Wang, J. Park and S. Hong, "A K-Band Variable-Gain Phase Shifter Based on Gilbert-Cell Vector Synthesizer With RC-RL Poly-Phase Filter," in *IEEE Microwave and Wireless Components Letters*, vol. 31, no. 4, pp. 393-396, April 2021, doi: 10.1109/LMWC.2021.3056881.
- Park, Jeehoon, et al. "Design of 6-Bit 28GHz Phase Shifter in 65nm CMOS." 2018 Asia-Pacific Microwave Conference (APMC). IEEE, 2018.