

2단계 증류를 위한 양자 오류정정부호의 논리적 큐비트 배치 및 소요자원 분석

이종현, 허준*

고려대학교

{ljh0523, *junheo}@korea.ac.kr

Logical qubit layout for 2-level magic state distillation and resource analysis

Jonghyun LEE, Jun Heo*

Korea University

요 약

범용 양자 컴퓨팅을 위해서는 {Pauli, H, CNOT, S, T} 연산자를 필요로 한다. 오류정정부호는 해당 연산자이 논리적 연산자로서 정의되어야 하며, 서피스 부호에서는 일반적으로 S, T 연산자를 위해서 낮은 오류율을 갖는 S, T 의 고유상태가 요구된다. 본 논문에서는 낮은 오류율을 갖는 S 고유상태를 생성하기 위한 논리적 큐비트 배치 및 연산 소요자원을 분석한다.

I. 서론

양자 오류정정 부호 중 서피스 부호[1]는 높은 임계값 및 근접연산자를 통한 신드롬 추정, 논리적 연산으로 인하여 최근 많은 연구가 진행되고 있다. 서피스 부호는 범용 양자 컴퓨팅 연산자 {Pauli, H, CNOT, S, T} 중 S 및 T 연산자를 gate teleportation 및 magic state distillation 기법을 활용하여 수행한다. 본 논문에서는 Lattice surgery 기법에 기반하여 2-level distillation을 수행할 수 있는 논리적 큐비트의 layout 및 해당 layout 에서의 소요자원을 분석한다.

II. 본론

서피스 부호에서 S, T 연산자는 일반적으로 아래와 같이 일반적으로 수행된다. 따라서 해당 기법은 오류율이 적은 T, S 연산자의 고유상태(각각 $|A_L\rangle, |Y_L\rangle$) 상태가 필요로 한다. 낮은 오류율의 고유상태를 만들기 위해 크게 두 가지 과정(State Injection, Magic state teleportation) 기법[2]을 활용한다. 그 중 Magic State Distillation 과정은 인접 논리적 연산을 고려하지 않은 환경에서 많은 Resource를 소모하는 과정이다. 만약 1단계 distillation 과정에서 충분히 신뢰도 있는 고유상태를 생성하지 못하면, 1단계 이후의 Magic state를 모아 2단계 distillation 과정을 수행하며, 더 많은 Resource가 요구된다. 기존 2단계 distillation을 위한 layout은 제시된 바 없으며, 1단계 distillation 과정은 다양한 논문에서 제시된 바 있다 [3-5]. 본 논문에서는 [3]에서 제시된 1단계 distillation 기법에 기반하여 2단계 distillation을 위한 layout을 제시한다.

[3]에서 제시된 magic state distillation을 위한 layout은 그림1과 같다. 각 patch는 논리적 큐비트를 의미하며 각 논리적 큐비트의 위아래(좌우)는 Z boundary(X boundary)로 구성되어, 각각 Smooth merge 및 split(Rough merge 및 split)을 수행할 수 있다. 1단계 distillation을 위해서는 총 7d cycle(d는 code distance)의 시간이 소요되며, 1-7p의 확률로 $7p^3$ 으로 낮은 오류율의 magic state를 생성할 수 있다. 본 논문에서 제안하는 2단계 distillation을 위한 논리적 큐비트 layout은 그림2와 같다. 해

당 방식을 통해, 1단계 distillation을 위해 7d cycle이 필요로 하며, 2단계 distillation을 위해 d(moving), d(smooth merging)이 추가적으로 요구되어 총 9d cycle만에 2단계 Y 상태 distillation을 수행할 수 있다. moving 과정은, 각 1단계의 8번 논리적 큐비트에서 생성된 큐비트를 가운데 Y state의 위치($a \sim g$)로 이동시키는 과정이며, smooth merging은 그림 3의 P 연산을 수행하는 과정이다.

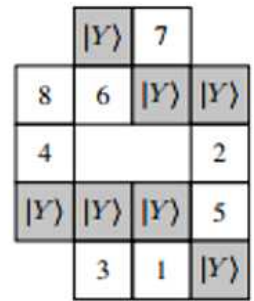


그림 1. 1단계 distillation을 위한 논리적 큐비트 layout

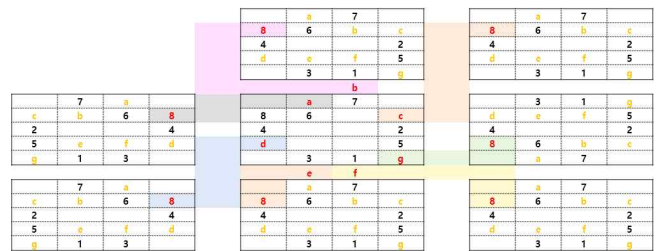


그림 2. 2단계 distillation을 위한 논리적 qubit layout. 논리적 큐비트 안의 숫자는 그림 1에서의 논리적 큐비트에 해당하며, 알파벳은 Y 상태를 의미함. 각 배경색은 2단계 distillation을 위한 routing path를 의미하며 해당 경로로 moving이 진행.

17*8+33 = 169개의 patch가 실제로 활용된다. $2d^2 - 1$ 개의 물리적 큐비트가 활용되는 rotated surface 부호를 사용할 경우, 약 $338d^2$ 의 물리적 큐비트를 활용하며, Time-space volume 관점에서는 $338d^2 \times 9d = 3042d^3$ 이 요구된다. 1단계 distillation 기법의 time-space volume은 $252d^3$ 이 소요되며 대략 12배 정도의 증가가 요구된다. 이는 8번의 magic state distillation을 수행하기 위한 회로 및 routing 으로 인한 리소스 증가가 그 원인이다. 불규칙한 patch를 고려하지 않고, 모든 patch

에 논리적 큐비트가 위치해야 한다고 가정한다면 총 $17 \times 14 = 238$ 개의 patch가 필요로 하며, $238 \times 2d^2 \times 9d = 4284d^3$ 의 time-space volume 이 요구된다.

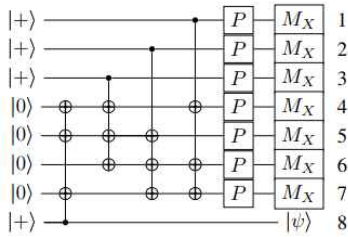


그림 3. Y state distillation 회로

III. 결론

본 논문에서는 2단계 Y state distillation을 위한 논리적 큐비트 배치 layout을 제시하고 해당 layout에서 요구되는 소요자원을 분석하였다.

ACKNOWLEDGMENT

본 연구 논문은 정부(과학기술정보통신부)의 재원으로 정보통신기획평가원의 지원을 받아 수행된 연구임 (No. 2020-0-00014, 결함허용 논리양자큐비트 환경을 제공하는 양자운영체제 원천기술 개발)

"본 연구는 과학기술정보통신부 및 정보통신기획평가원의 대학ICT연구센터육성지원사업의 연구결과로 수행되었음"
(IITP-2021-2018-0-01402*)

참 고 문 헌

- [1] S. Bravyi and A. Yu. Kitaev, "Quantum codes on a lattice with boundary", arXiv preprint quant-ph/9811052, 1998.
- [2] Bravyi, Sergey; Kitaev, Alexei, "Universal quantum computation with ideal Clifford gates and noisy ancillas", Phys.Rev.A, 2005
- [3] Daniel Herr, Franco Nori, and Simon J. Devitt, "Lattice Surgery Translation for Quantum Computation", New Journal of physics, 2017
- [4] Lao, Lingling, et al. "Mapping of lattice surgery-based quantum circuits on surface code architectures." Quantum Science and Technology 4.1 (2018): 015005.
- [5] Litinski, Daniel. "A game of surface codes: Large-scale quantum computing with lattice surgery." Quantum 3 (2019): 128.