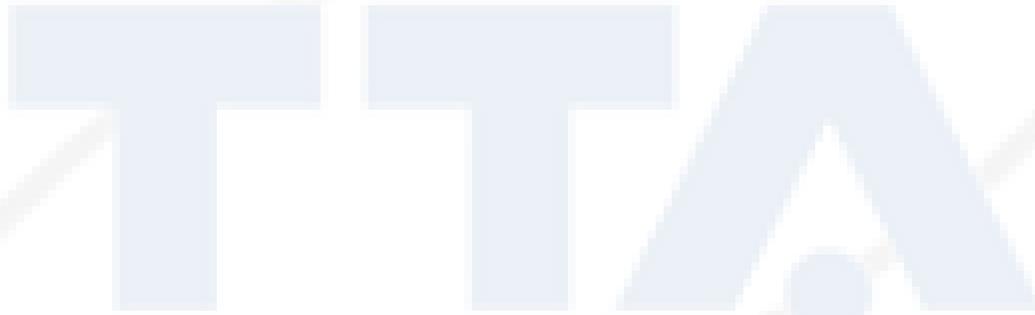




# 지능형반도체 표준화 전략맵 **ver.2021**



**2020. 08.12.**

여순일

(PG417의장, TC4부의장)

- **지능형반도체 표준 개괄**
- **지능형반도체 개요**
- **지능형반도체 표준 맵**

# 지능형반도체분야 표준 개괄

인공지능기기 탑재  
뉴로모픽 소자 표준



맞춤형헬스케어



혁신신약



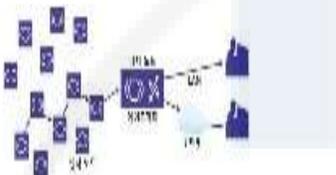
가상증강현실



신재생에너지



IoT디바이스 @home



스마트시티



슈퍼컴퓨터



지능형로봇



드론



자율주행차

다중칩 기반 인공지능 프로세서  
인터페이스 표준

스파이킹 신경망 기반의  
인터페이스 표준

# 지능형반도체 개요1

## 주요 반도체의 정의

종류	정의
비메모리 반도체	메모리 반도체를 제외한 반도체
시스템 반도체	비메모리 반도체 가운데 데이터 연산과 제어 등 정보 처리를 담당하는 반도체
지능형 반도체(AI 반도체)	AI 구현을 위해 학습과 추론 기능을 갖춘 반도체
딥러닝 가속기	AI의 일종인 딥러닝을 구현해 한꺼번에 여러 연산을 하는 병렬 연산 반도체. 그래픽처리장치(GPU) 등으로 제작
뉴로모픽 반도체	신경세포의 구조와 특성을 모사해 효율성을 높인 병렬 연산 반도체

## 지능형반도체 개요2

### 차세대 지능형반도체 개발사업 개요

- ◇ **(목표)** 미래 수요대응, 신시장 선점 위한 차세대 지능형 반도체 핵심·원천기술 확보
- ◇ **(기간·금액)** 산업부 5,216억원('20~'26), 과기정통부 4,880억원('20~'29), 총 1조 96억원
  - \* 최근 5년간 R&D 예타 사업 중 1조원 규모를 넘은 사업은 동 사업이 유일
- ◇ **(주요내용)** 연산속도 향상을 위한 **설계기술**(산업부과기정통부), 미세화 한계를 극복하는 원자 단위 **공정장비** 기술(산업부), 전력소모 감소 및 고성능 구현을 위한 **미래소재**(과기정통부) 등

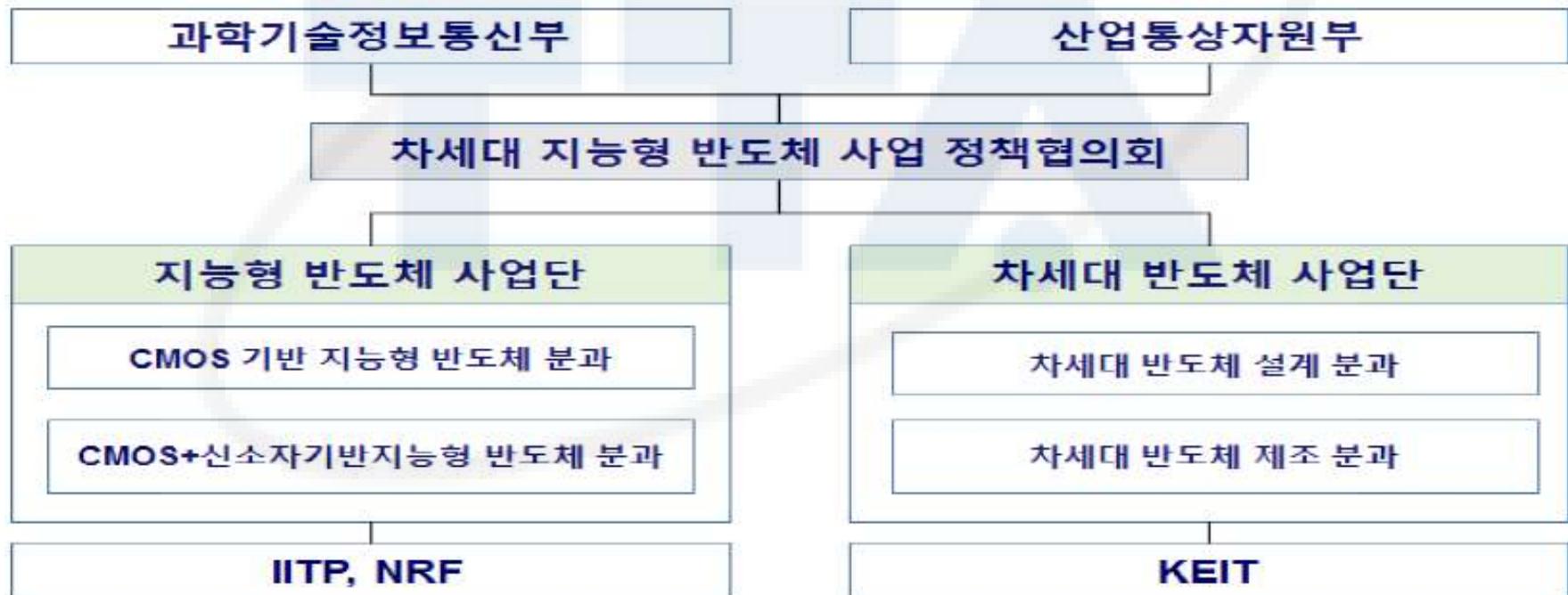
# 지능형반도체 개요3

## 부처별 주요 추진 내용

구분	산업부	과학기술부
분야	<ul style="list-style-type: none"><li>• (설계) 경량 프로세서, 초고속 스토리지, 센서, 모뎀, 구동 및 제어기술 등</li><li>• (장비·공정) 원자단위 미세화, 수직 중첩기술 등</li></ul>	<ul style="list-style-type: none"><li>• (설계) 인공지능 프로세서(NPU 등), 초고속 인터페이스, SW 등</li><li>• (소자) 저전력 고성능 신소자 및 상용화 연계를 위한 집적·검증기술 등</li></ul>

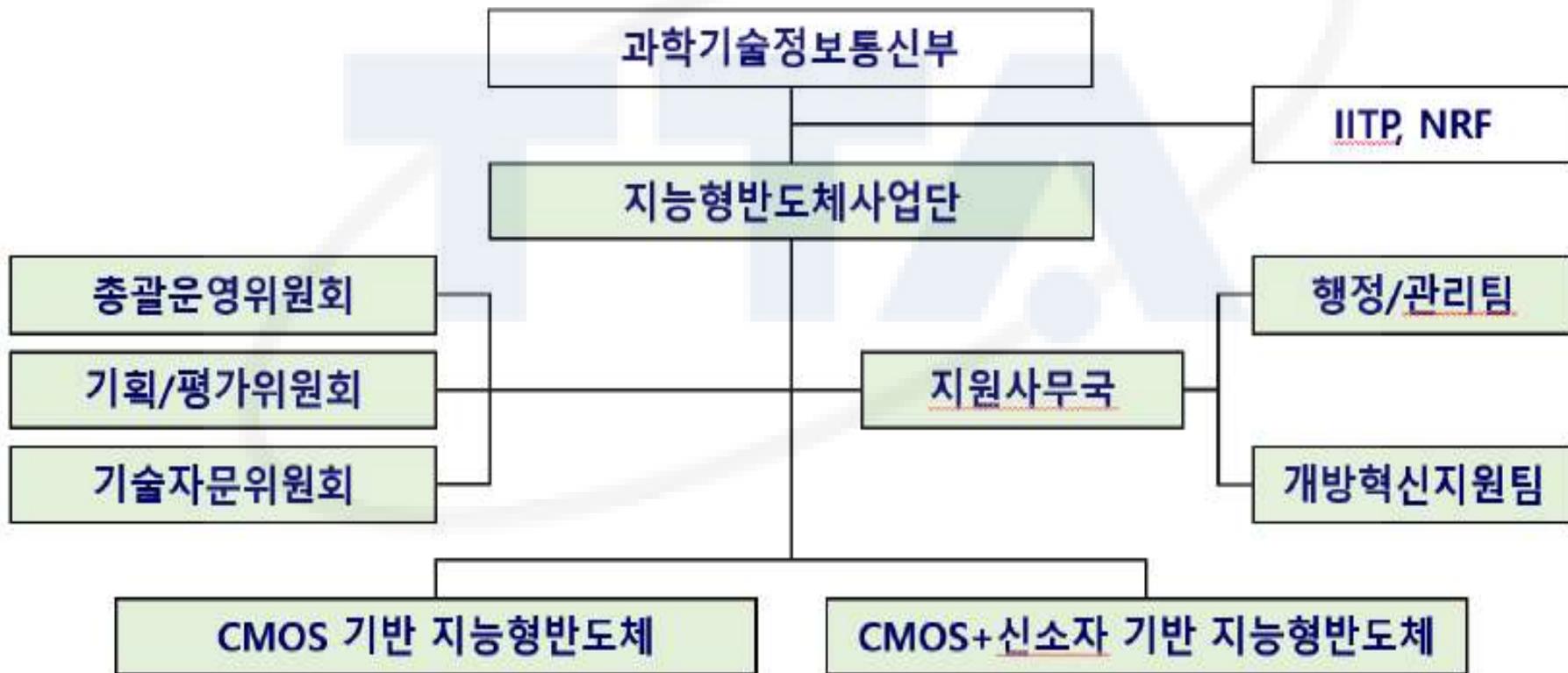
# 지능형반도체 개요4

## 지능형반도체사업 추진 체계



# 지능형반도체 개요5

## 과기정통부 추진 체계



# 지능형반도체 개요6

## 산업부 추진 체계



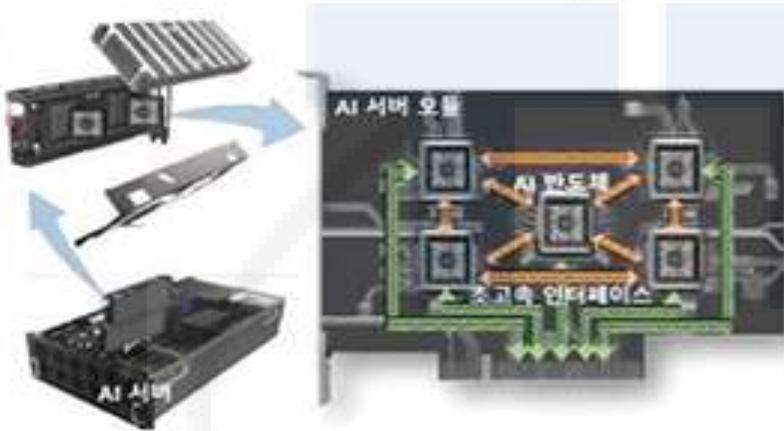
# 지능형반도체 개요7

## 분야별 수행기관 선정결과(2020년 4월)

<p>서버(5개 과제) - SK텔레콤 컨소시엄 -</p>	<p>SK텔레콤(총괄/주관), 퓨리오사AI(주관), 서울대(주관), 오픈엠티(주관), 딥엑스, 알파솔루션즈, 에이직랜드, SK하이닉스, TSS, 고려대, 서울과학기술대, 한양대, 포항공대, KAIST, KETI</p>
<p>모바일(3개 과제) - 텔레칩스 컨소시엄 -</p>	<p>텔레칩스(총괄/주관), ETRI(주관), 네팩스(주관), 오픈엠티, 에이직랜드, 서울대, 서울과학기술대, 이화여대, 충북대, 한양대, KETI</p>
<p>엠티(4개 과제) - 넥스트칩 컨소시엄 -</p>	<p>넥스트칩(총괄/주관), ETRI(주관), 오픈엠티(주관), 딥엑스(주관), 라온피플, 리트빅, 세미파이브, 아크릴, 옥타코, 경희대, 대구대, 서울대, 충북대, 한양대, KAIST, KETI</p>
<p>공통(1개 과제) - ETRI 컨소시엄 -</p>	<p>ETRI(주관), KAIST</p>

# 지능형반도체 개요8

## 서버분야 주요개발 내용

서버용 모듈(예시)		주요 내용	
		<ul style="list-style-type: none"> <li>• (고성능 NPU : SK텔레콤, 에이직랜드, 서울과기대, 서울대, 한양대) 학습·추론이 모두 가능하고 전력효율이 높은 NPU</li> <li>• (추론용 NPU : 퓨리오사AI, 포항공대, KAIST) 다수다종의 인공지능경망 추론 성능을 극대화한 NPU</li> <li>• (직렬인터페이스 : 서울대, SK하이닉스, KETI, 한양대, 알파솔루션즈) 칩간 대용량 데이터를 빠르게 전송하는 인터페이스</li> <li>• (메모리인터페이스 : 오픈엣지, 서울대, SK하이닉스, 딥엑스, KAIST, 고려대, TSS) 최신 메모리(HBM3 이상) 기반의 인터페이스</li> <li>• HBM(High Bandwidth Memory) : DRAM을 수직으로 쌓아 높은 전송속도(대역폭)를 구현한 메모리</li> </ul>	
↓			
<p>&lt;연산 성능(TFLOPS)&gt; (현재) 16~31 ↓ (향후) 200 이상</p>	<p>&lt;소모 전력(W)&gt; (현재) 300 ↓ (향후) 60</p>	<p>&lt;전력 효율(TFLOPS/W)&gt; (현재) 0.1 ↓ (향후) 3 이상</p>	<p>&lt;전송 속도(Gbps)&gt; (현재) 25 ↓ (향후) 50 이상</p>

# 지능형반도체 개요9

## 모바일분야 주요개발 내용

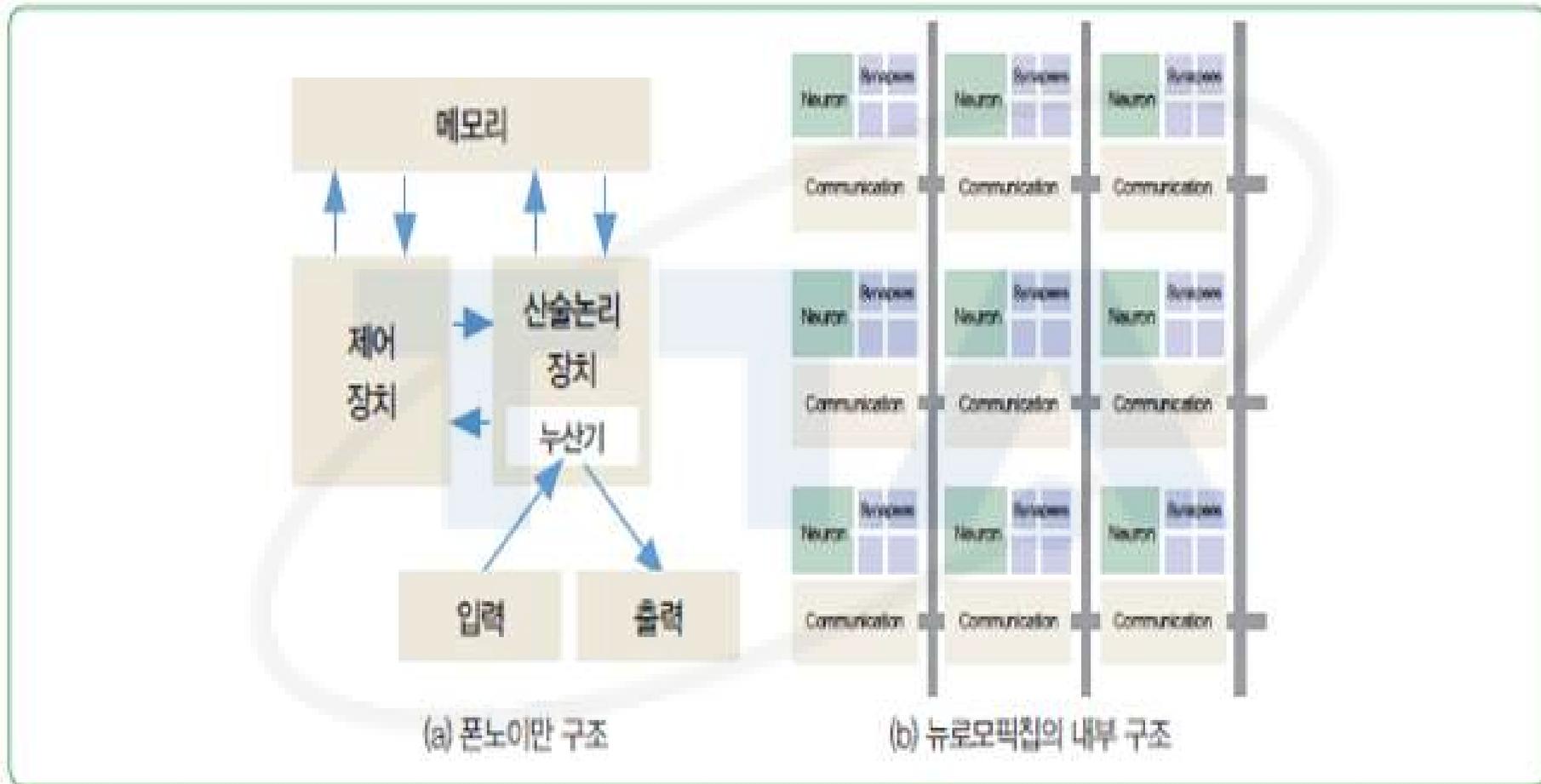
모바일용 반도체(예시)	주요 개발 내용 및 목표
	<ul style="list-style-type: none"> <li>• (경량 NPU : 텔레칩스, 오픈엣지, 서울대) 칩 크기를 최소화 하면서 전력효율이 높은 NPU                      ⇒ 전력효율(TOPS/W) : (현재) 0.5 → (향후) 3 이상</li> <li>• (고성능 NPU : ETRI, 이화여대, 에이직랜드) 차량드론로봇 등의 자율주행에 필요한 초정밀 위치추적(SLAM)이 가능한 NPU                      ⇒ 연산성능(TOPS) : (현재) 32 → (향후) 50 이상</li> <li>• (자기학습 NPU : 네패스, 한양대, KETI, 서울과기대, 충북대) 단말기 내에서 스스로 학습 가능한 NPU(상용화 사례가 없는 혁신 기술)                      ⇒ 학습속도(ms/image) : (현재) 없음 → (향후) 400 이하</li> </ul>

# 지능형반도체 개요10

## 에지분야 주요개발 내용

엣지용 반도체(예시)	주요 개발 내용 및 목표
	<ul style="list-style-type: none"><li>• (범용 고성능 NPU : 넥스트칩, 리트빅, 세미파이브, KETI, 충북대, 아크릴) 사용자 요구에 따라 하드웨어 구조를 유연하게 조정할 수 있는 다목적 NPU ⇒ 연산성능(TOPS) : (현재) 4 → (향후) 5 이상</li><li>• (초저전력 NPU : ETRI, 서울대, 경희대, 옥타코) SNN 인공신경망에 최적화되어 있고 전력소모량이 매우 낮은 NPU<ul style="list-style-type: none"><li>* SNN(Spike Neural Network) : 생체신호 등의 응용분야에 활용되는 인공신경망</li></ul></li><li>⇒ 전력소모(mW) : (현재) 수십~수백 → (향후) 10mW 이하</li><li>• (고효율 NPU : 오픈엣지, 딥엑스, KETI, 라온피플, 대구대, 서울대, 한양대, KAIST) 가변 정밀도 및 데이터 재사용을 통해 높은 전력 효율을 갖는 NPU ⇒ 전력효율(TOPS/W) : (현재) 2 → (향후) 5</li></ul>

# 지능형반도체 개요11



## 폰노이만 구조와 뉴로모픽 칩

\* 출처: 위키피디아(ko.wikipedia.org), IBM Research

# 지능형반도체 개요12

## 뉴로모픽 반도체



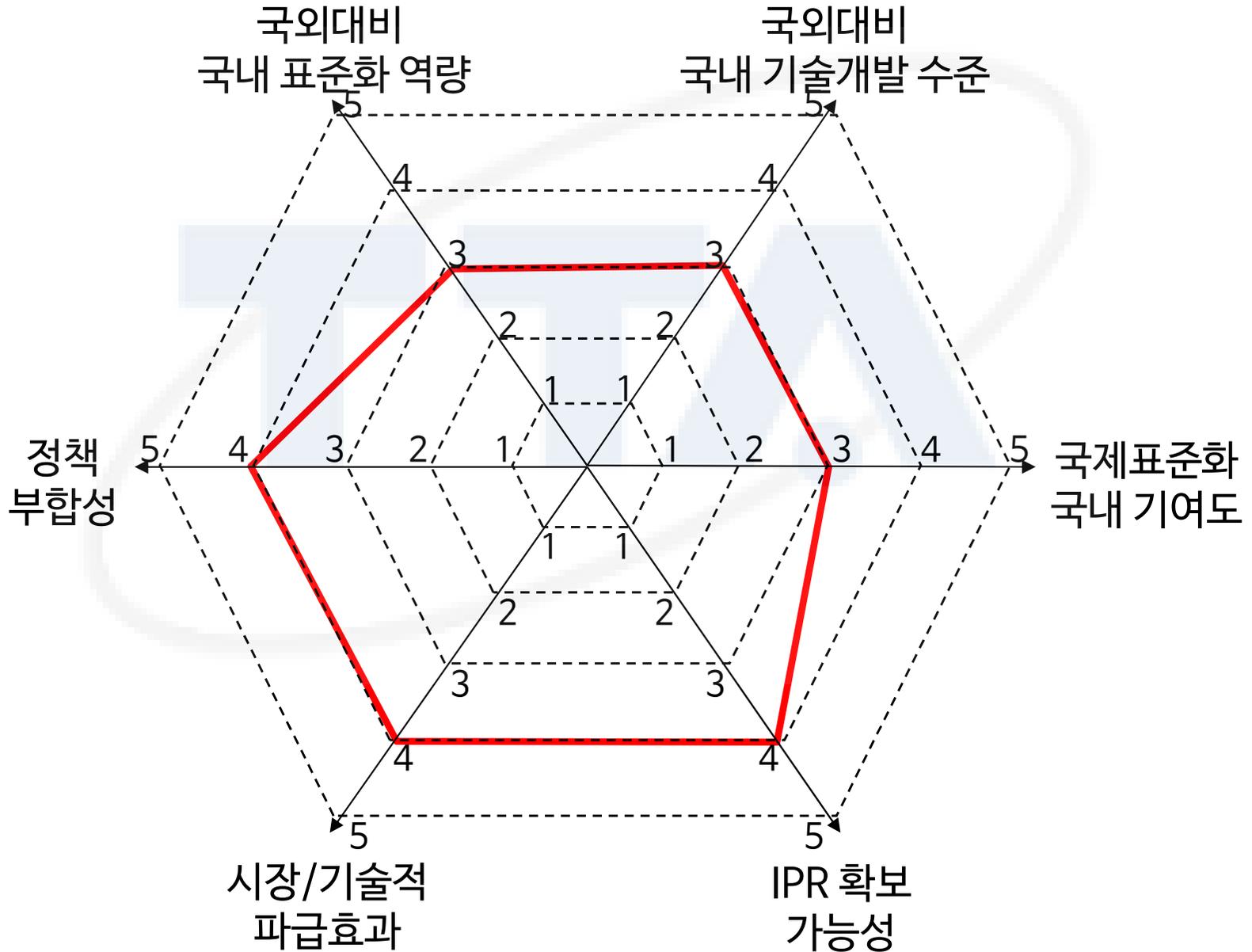
- (a) 인텔 로이히(Loihi)-2017년
- 128개 컴퓨팅코어  
(각 코어당 1024개 인공 뉴런)
  - 13만개 이상의 뉴런과  
1억3천만개의 시냅스연결 제공



- (b) IBM 트루노스-2014년
- 100만 개 뉴런, 2억6000만 개 시냅스
  - DARPA의 SyNAPSE 프로젝트
  - 학습 응용기술 부재 및 확장성 한계
  - 54억개의 트랜지스터를 내장한  
4096개의 프로세서

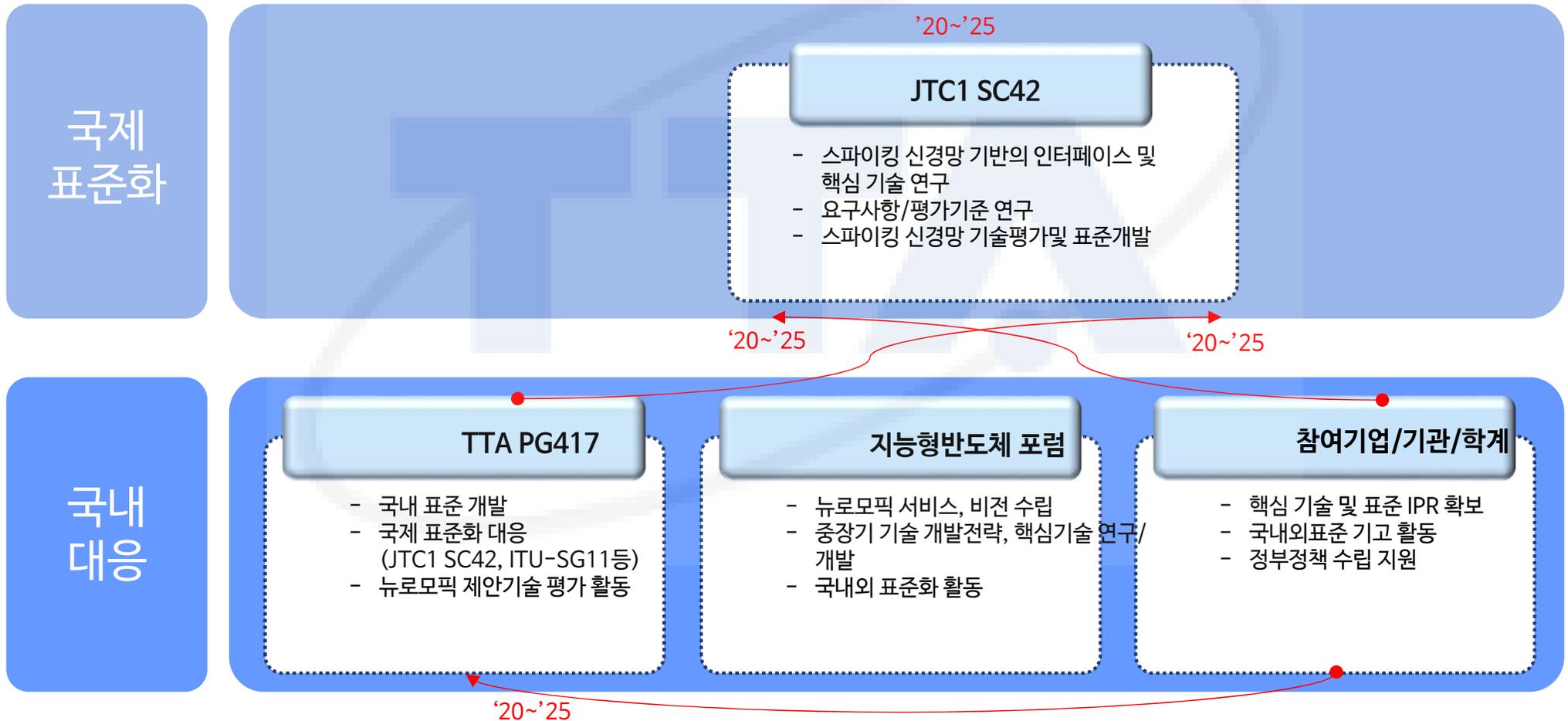
# 지능형반도체 표준 맵1

## 스파이킹 신경망 기반의 인터페이스 표준1/2



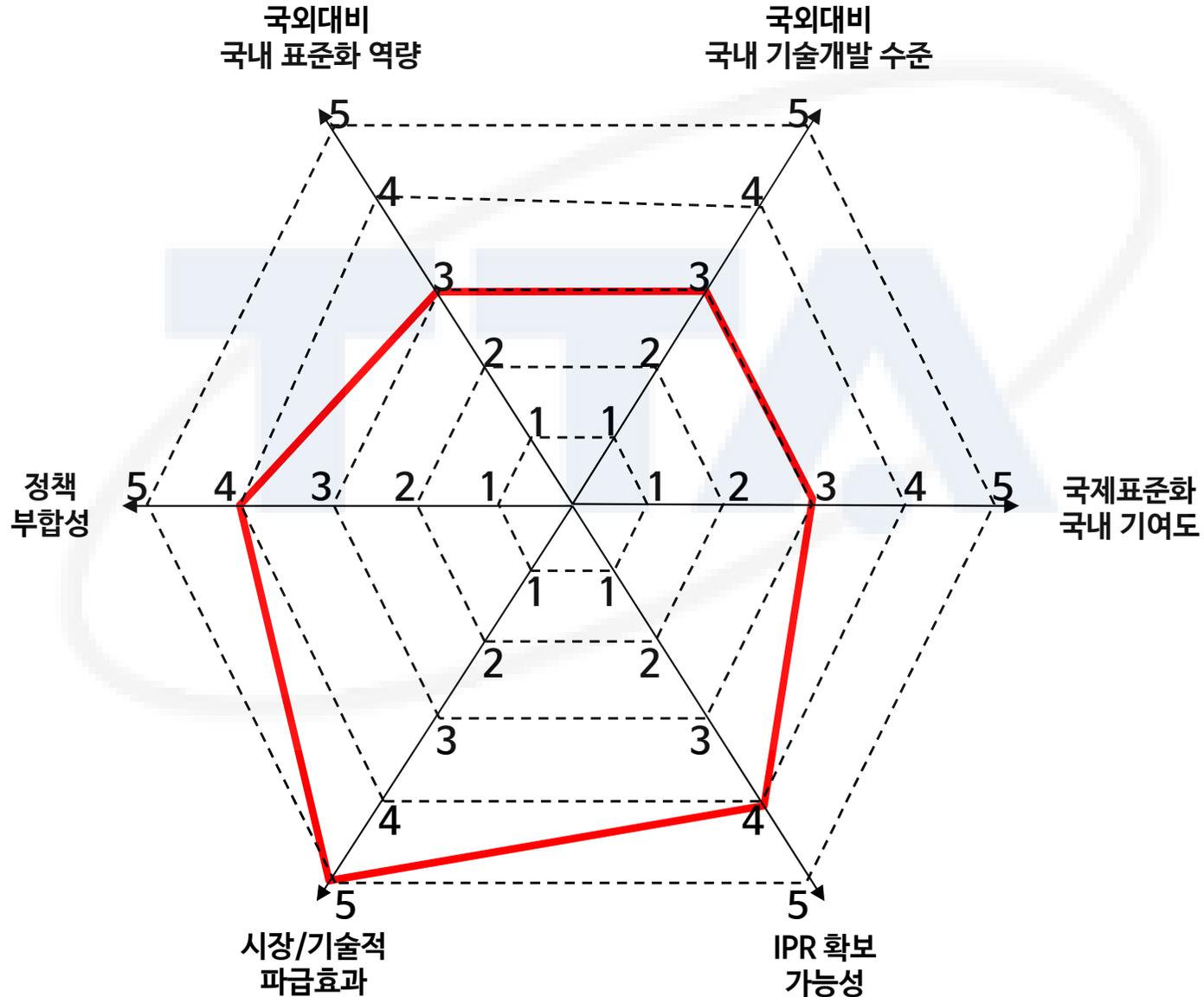
# 지능형반도체 표준 맵2

## 스파이킹 신경망 기반의 인터페이스 표준2/2



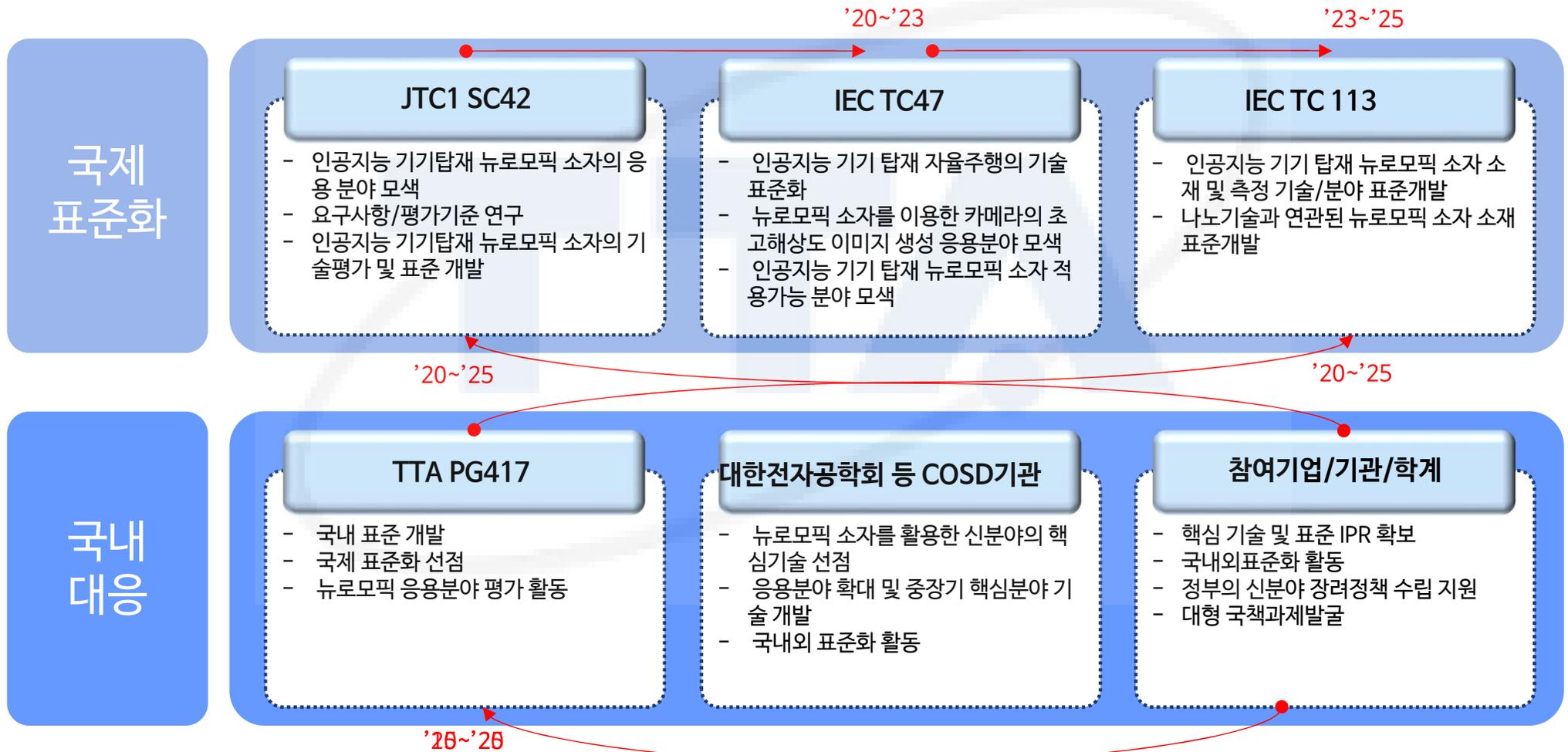
# 지능형반도체 표준 맵3

## 인공지능 기기 탑재 뉴로모픽 소자 표준 1/2



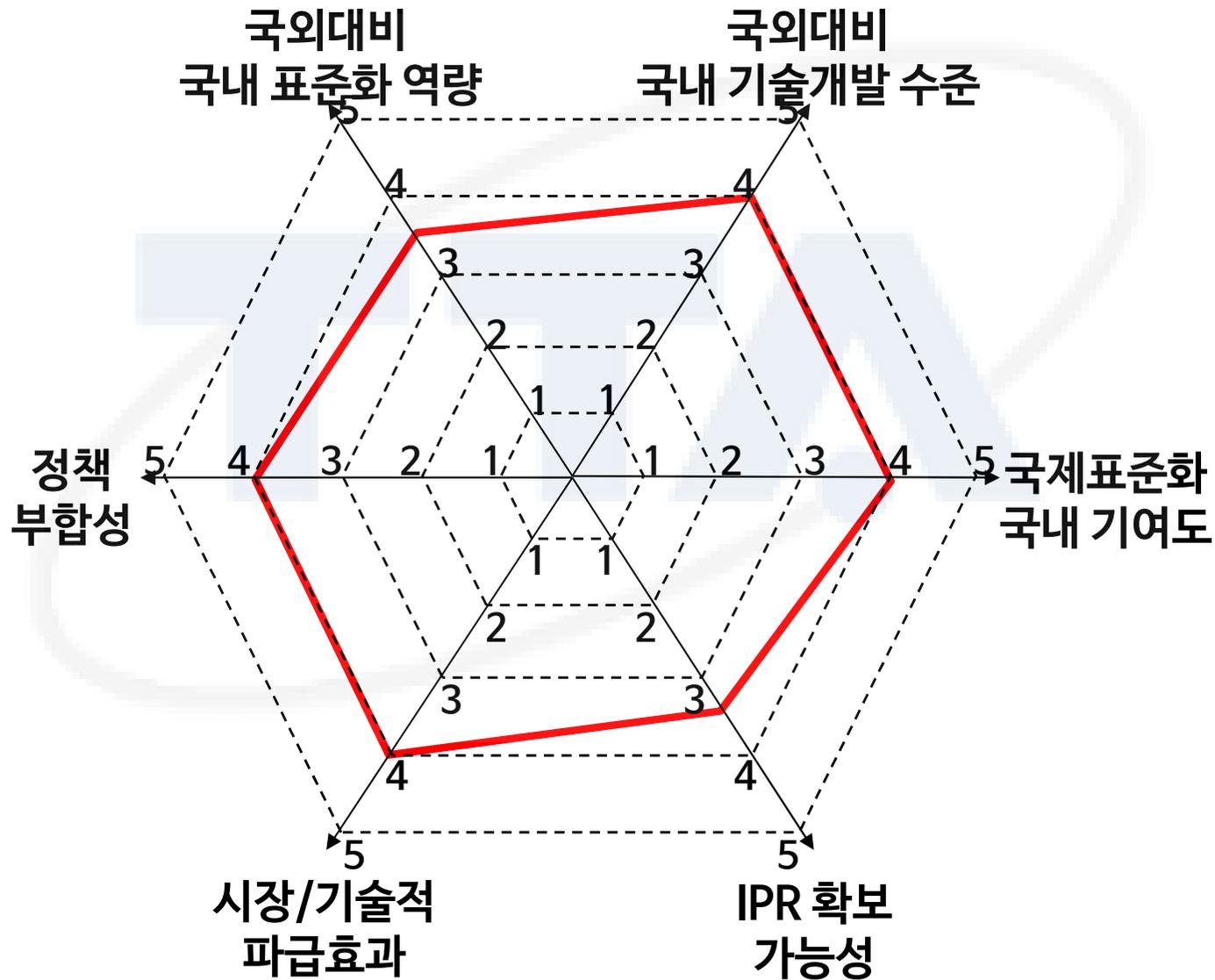
# 지능형반도체 표준 맵4

## 인공지능 기기 탑재 뉴로모픽 소자 표준 2/2



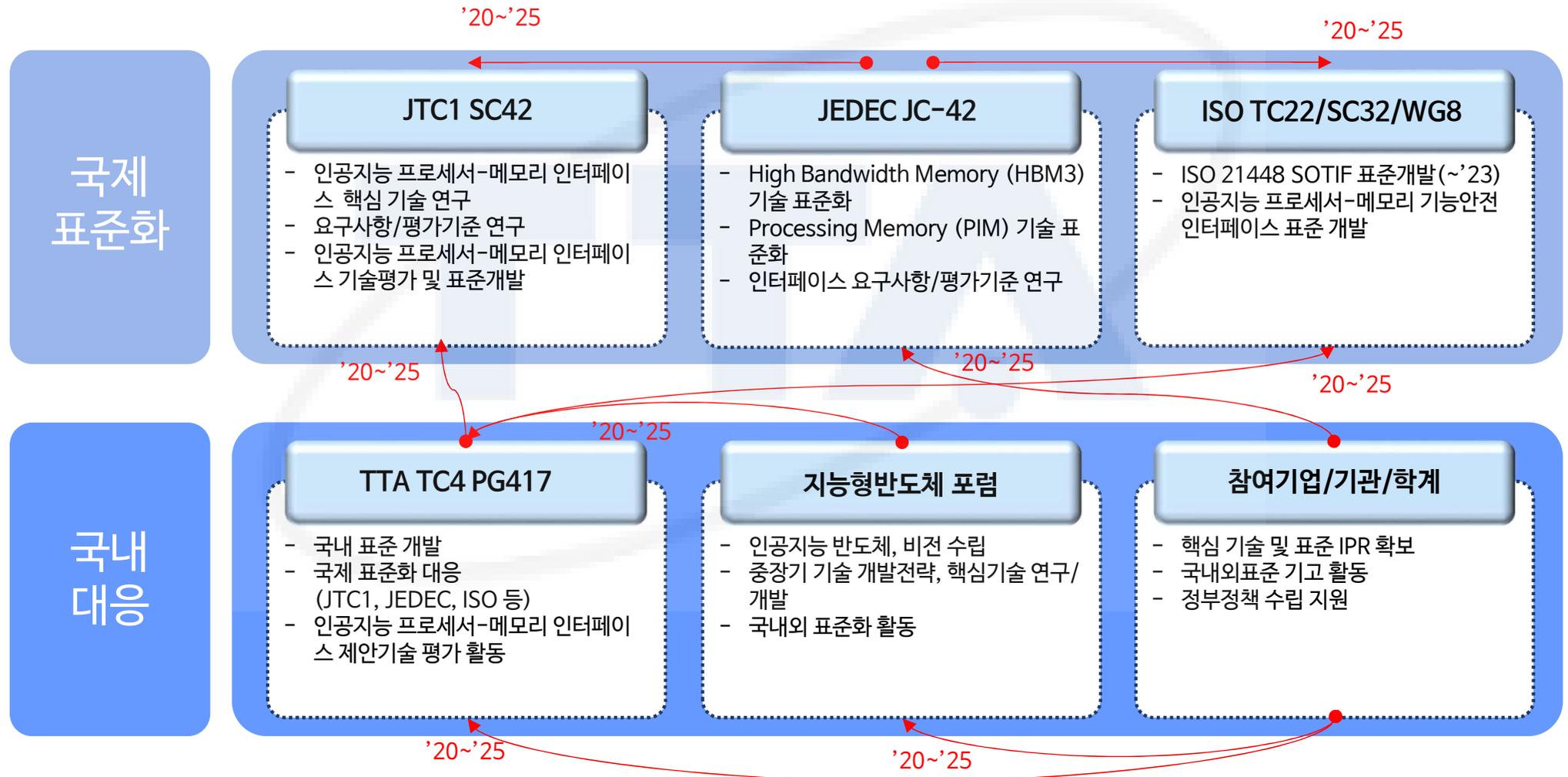
# 지능형반도체 표준 맵5

## 다중 칩 기반 인공지능 프로세서 인터페이스 표준 1/2



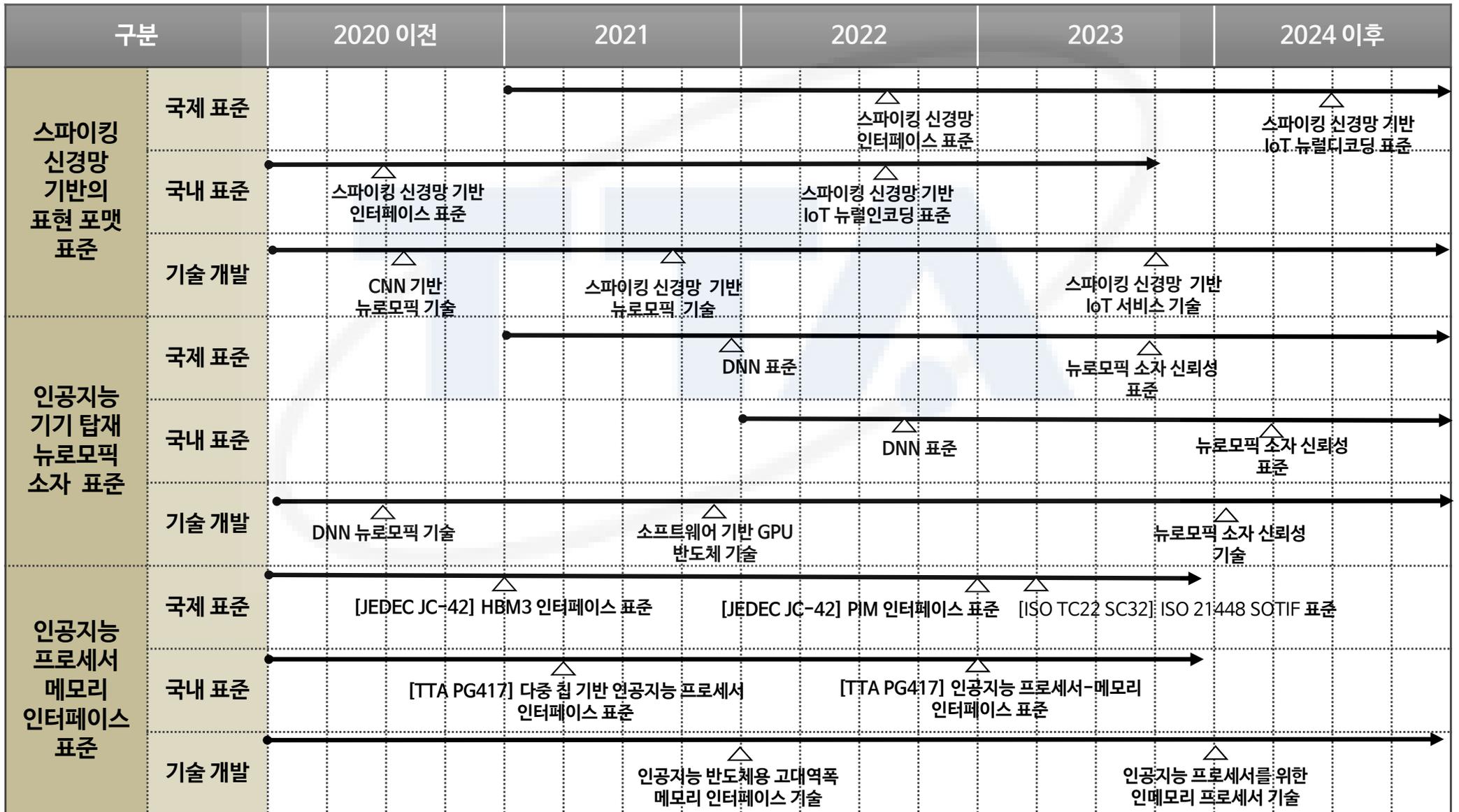
# 지능형반도체 표준 맵6

## 다중 칩 기반 인공지능 프로세서 인터페이스 표준 2/2



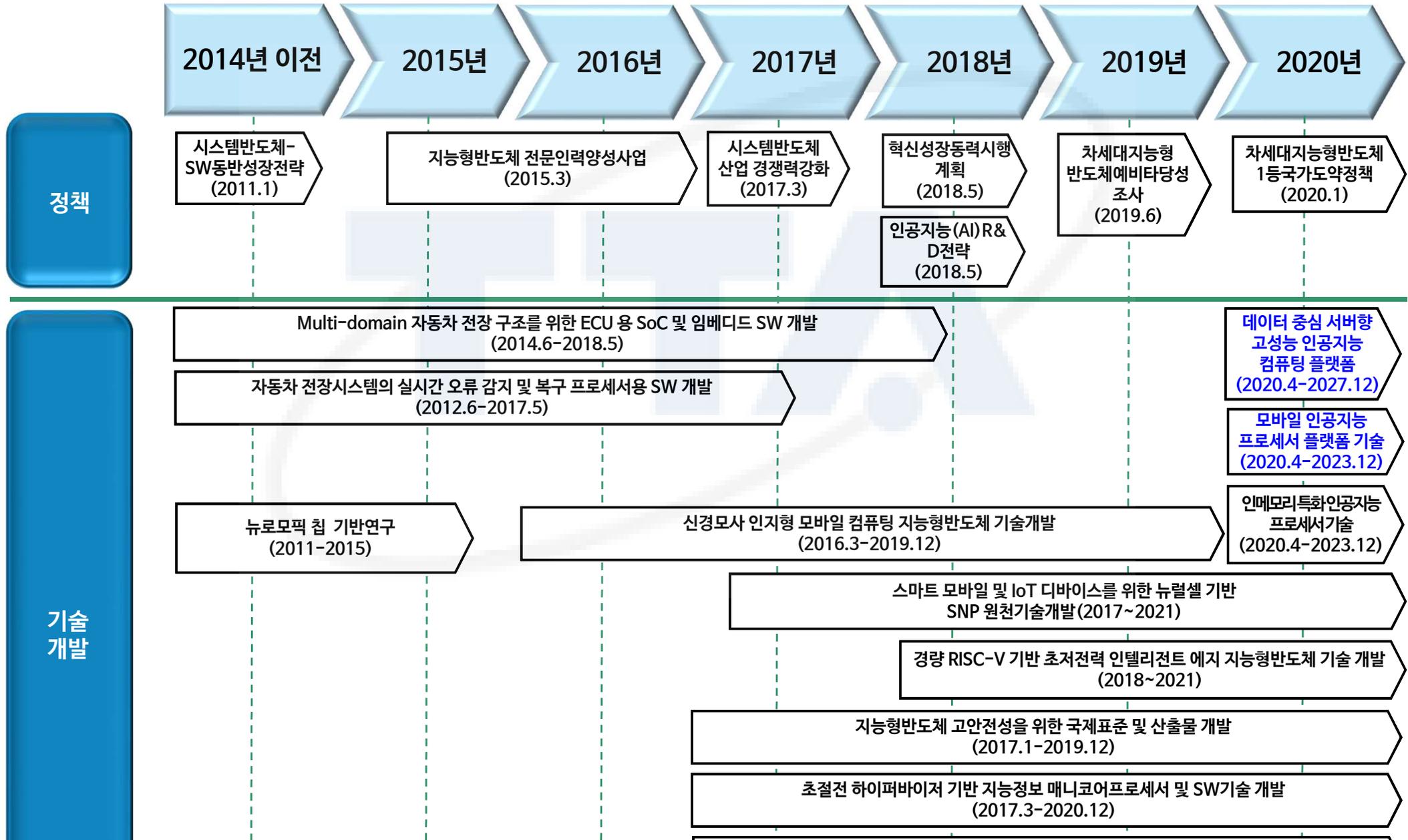
# 지능형반도체 표준 맵7

## 중기(2021~2023) 표준화 계획



# 지능형반도체 표준 맵8

## 연도별 주요현황 및 이슈





**감사합니다~!!**